

公開実用昭和64-57643

⑨ 日本国特許庁(JP)

⑩ 実用新案出願公開

⑪ 公開実用新案公報(U)

昭64-57643

⑫ Int. Cl.⁴

H 01 L 21/60

識別記号

庁内整理番号

S-6918-5F

⑬ 公開 昭和64年(1989)4月10日

審査請求 未請求 (全 頁)

⑭ 考案の名称 半導体集積回路チップの実装構造

⑮ 実 願 昭62-150142

⑯ 出 願 昭62(1987)9月30日

⑰ 考 案 者 臼 井 吉 清 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑱ 出 願 人 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号

⑲ 代 理 人 弁理士 山 口 巖

明 細 書

1. 考案の名称 半導体集積回路チップの実装構造

2. 実用新案登録請求の範囲

1) 集積回路用半導体チップをはんだバンプを介して配線基板の配線導体に接続すると同時に配線基板上に実装する構造であって、半導体チップの中央部には配線導体に接続すべき複数の接続バンプを集中配置して設けるとともに周縁部には模擬バンプを複数個分散配置して設け、配線基板には半導体チップ側の模擬バンプに対応して模擬接続点を設け、接続バンプを配線導体に模擬バンプを模擬接続点にそれぞれ対置した状態で接続バンプを配線導体に接合することにより半導体チップを配線基板に接続かつ実装するようにしたことを特徴とする半導体集積回路チップの実装構造。

2) 実用新案登録請求の範囲第1項に記載の実装構造において、模擬バンプが半導体チップのもつ方形の4隅に分散配置して設けられることを特徴とする半導体集積回路チップの実装構造。

3) 実用新案登録請求の範囲第2項に記載の実装構

造において、模擬パンプが隔あたり1～3個設けられることを特徴とする半導体集積回路チップの実装構造。

4) 実用新案登録請求の範囲第1項に記載の実装構造において、模擬パンプが接続パンプと同形状のはんだパンプであり、かつ集積回路とは絶縁して設けられることを特徴とする半導体集積回路チップの実装構造。

5) 実用新案登録請求の範囲第1項に記載の実装構造において、模擬接続点が配線導体と類似の形状の絶縁体で形成されることを特徴とする半導体集積回路チップの実装構造。

6) 実用新案登録請求の範囲第1項に記載の実装構造において、模擬パンプが集積回路とは絶縁して設けられ、模擬接続点として配線導体を用いられることを特徴とする半導体集積回路チップの実装構造。

3. 考案の詳細な説明

(産業上の利用分野)

本考案はフリップチップと通称される集積回路

用半導体チップをはんだバンプを介して配線基板の配線導体に接続すると同時に配線基板上に実装する構造に関する。

〔従来の技術〕

電子装置の高度化に伴う電子回路の複雑化に対処するため、集積回路用半導体チップ内に組み込まれる回路数は増大の一途を辿っているが、集積回路を実用回路に組み上げるには配線基板上に実装する要があるので、集積回路の高度化に応じてその実装形態の高度化も図って行く要がある。よく知られているように、半導体チップをDIP構造のパッケージ内に一旦収納した上で配線基板に実装する方式が広く採用されて来たが、パッケージの体格が元の半導体チップの数倍にもなってしまうので、この実装構造を採用する限り実装密度の向上には自ら限界がある。このため、半導体チップをそのまま配線基板上の所定個所に接着やはんだ付け等の手段で配線基板上に実装した上で、半導体チップと配線基板の配線導体をボンディング法により接続する構造も広く採用されるに至っ

ているが、ボンディング作業にかなりの手間やコストがかかる問題がある。

前述のフリップチップはいわゆるバンプを備える半導体チップで配線基板の各配線導体に対応バンプを接合することにより接続と同時に実装が完了するので、上のボンディング法を利用するよりも作業に手間が掛からず、しかも実装密度も一層向上できる利点がある。よく知られていることであるが、第4図にこのフリップチップを実装した状態を示す。半導体チップ10はその片面、図では下面にはんだ、銅などからなるバンプ20をその方形の対向辺ないしは四辺に分布して數十ないし数百個備えており、配線基板40上に並んでいる配線導体50にこれらのバンプ20を加熱接合ないしは熱圧着することにより接続と実装が同時に行なわれる。バンプと配線導体との接合ないしは圧着は接続点数に拘らず一挙に果されるから実装に手間が掛からず、また半導体チップのまわりにボンディング用のスペースが不要であるから実装面積を小さく従って実装密度を上げることができる。

前述のように bumps の材質としては銅やはんだが用いられるが、大量生産上は後者が有利である。第4図に示すように配線基板40上に必要な個数の半導体チップ10をはんだ付け用のフラックス等により所定位置に仮止めした状態でコンベア上に乗せて加熱炉内を通してやれば数分程度ではんだ付け接合が一挙に完了する。この際半導体チップに錐りを掛けてやる要もとくになく、ふつうは銅である配線導体にそのままでないしは望ましくはその上にニッケル等のめっきを施した面にはんだがよくなじんで接合が果される。本考案はこのような bumps がはんだ bumps である半導体チップの実装構造に関するものである。

〔考案が解決しようとする問題点〕

ところが、上記のフリップチップの実装構造では bumps と配線導体とが固定的に接合ないしははんだ付けされてしまうので、半導体チップと配線基板との間に熱膨張係数の差があると、半導体チップに熱応力が掛かってその性能を変化させたり、はんだ bumps が破損したりするおそれがある。こ

のため、配線基板としては半導体チップとの熱膨張係数の差が大なプラスチック基板のものは不可で、若干高価につくがセラミック基板のものを採用する必要がある。また、第4図に示された半導体チップの寸法 l が大きくなって来ると、配線基板にセラミック基板系のものを用いても熱応力が増加して来る。

そこで第5図に示すように、はんだバンプ20を半導体チップ10の中央部に集中配置して熱応力の掛かる寸法 l を小さくしてやるのが有利になる。この寸法 l は半導体チップの寸法の $1/2 \sim 1/3$ にすることができるから、配線基板にセラミック基板を用いれば従来の2～3倍のフリップチップを実装でき、バンプ数が比較的少ない場合にはプラスチック基板の配線基板に実装することも可能になる。

ところが、この実装構造を量産的に試験して見ると実装に半導体チップの傾きや沈み込みが発生する問題があることがわかった。第6図はこの傾きの様子を示すもので、図示のように半導体チッ

プ10が配線基板40に対して傾き角度 θ をもって実装されてしまうのでパンプ20の配線導体50との接合がなされない接続不良D1が起きる。第7図は沈み込みの様子を示すもので、半導体チップ10と配線基板40との間隔 δ が過小になりはんだが食み出して配線導体50の相互短絡D2が起きる。図からわかるように、傾きは実装構造が本来機械的に不安定なために生じ、沈み込みは半導体チップの重さWに対してパンプ数が少ない場合に生じやすい。

本考案の目的はかかる問題点を解決してはんだパンプを半導体チップの中央部に集中配置しても傾きや沈み込みのトラブルなしにフリップチップを配線基板に実装できるようにすることにある。

〔問題点を解決するための手段〕

本考案は、半導体チップの中央部には配線導体に接続すべき複数個の接続パンプを集中配置して設けるとともに周縁部には模擬パンプを複数個分散配置して設け、配線基板には半導体チップ側の模擬パンプに対応して模擬接続点を設け、接続パンプを配線導体に模擬パンプを模擬接続点にそれ

それぞれ対置した状態で接続バンプを配線導体に接合することにより半導体チップを配線基板に接続かつ実装する構造により上記の目的を達するものである。

〔作用〕

上記構成にいう接続バンプは配線基板の配線導体に接続すべき本来のバンプであって、前述のように熱応力を減少させるために半導体チップの中央部に集中配置されるが、模擬バンプは配線導体とは接続の要がない半導体チップの実装姿勢の安定化用のバンプであって、半導体チップの周縁部例えばその方形の4隅に分散配置される。模擬バンプの材質は接続の要がないという点からは接続バンプと同じでなくてもよいが、はんだの熔融接合時に接続バンプと同じ条件で熔融することが半導体チップの実装姿勢を正しくする上で望ましいので、同じはんだバンプとするのがよい。この模擬バンプに対応して配線基板側には上記構成にいう模擬接続点が設けられるが、この模擬接続点は配線導体と同じ高さをもつものが望ましく、また

模擬パンプと接合しないようにするのが原則であるから、例えば絶縁体とするのが望ましい。最も簡単には配線導体上にガラスなどのごく薄い絶縁膜をかぶせることでこの模擬接続点を形成することができ、またガラスを含有する印刷焼成導体で配線導体を作る際には配線導体そのものであっても差し支えない。はんだパンプの高さはふつう数十 μm あり、絶縁膜の厚みはふつう1 μm に満たないから、絶縁膜のもつ厚みはこの際問題とならない。かかる模擬接続点に模擬パンプを対応させた状態で接続パンプを対応する配線導体にはんだ接合することにより、半導体チップを傾きのない正しい姿勢で配線導体に実装することができる。

次に沈み込みの防止であるが、これは本来接続パンプ数の過少が原因であるから、模擬パンプを設けただけ条件がよくなり、さらに模擬パンプの数を適宜に選ぶことによりこの問題を解決できる。前述の姿勢の安定化用には半導体チップの四隅に各1個の模擬パンプを設けることで充分であるが、沈み込みのおそれがある場合にはふつうこの数を

3個程度まで増やしてやることにより沈み込みを有効に防止することができる。

このように本考案の上記構成により半導体チップの実装姿勢の傾きや沈み込みを防止することができ、本考案の課題が解決される。

〔実施例〕

以下、図を参照しながら本考案の実施例を説明する。第1図は本考案による実装構造の一実施例を示すもので、同図(a)には半導体チップ10が、同図(b)には配線基板40が、同図(c)には該半導体チップの配線基板への実装後の状態が示されている。

第1図(a)には半導体チップ10のパンパが設けられる側の面が示されており、図示のように方形の半導体チップ10の中央部に接続パンパ20が25個設けられており、その4隅には模擬パンパ30がそれぞれ3個ずつ設けられている。半導体チップ10の半導体基板内には図で11で示された部分に集積回路が作り込まれるが、後述のようにその上を絶縁膜で覆った上に接続パンパ20および模擬パンパ30が設けられ、集積回路11の所定の個所12と接続パ

ンプ20が図では線で簡略に示した接続膜5を介して接続される。半導体チップによっては、例えば図示のように上下の対向辺に沿って接続パッド13が設けられている場合があり、この接続パッド13も接続膜5を介して接続パンプ20と接続される。はんだパンプの場合、接続パンプ20および模擬パンプ30は図示のようにふつう円形に形成される。同図(b)の配線基板40は、アルミナ等のセラミック基板上に蒸着金属膜や印刷焼成導体からなる図では線で簡略に示された配線導体50を多数条配設したもので、配線導体50の例えば末端51が接続パンプとの接続点とされる。図では一点鎖線で囲んで半導体チップ10が実装される場所が示されており、その4隅に模擬接続点60が設けられる。この模擬接続点60は、図示のよに配線導体50の線間に例えば絶縁体を印刷焼成することにより各模擬パンプごとに設け、あるいは61で示すように複数個の模擬パンプに共通に設けることができる。または62で示すように配線導体を模擬接続点に通する形状にパターンニングして前述のようにその上に薄い絶

縁膜を被覆することにより形成される。

半導体チップ10を配線基板50上に実装するに当たっては、まず半導体チップのもつ方形に適合した窓が明けられた蓋を治具に合わせる。次に配線基板の接続点51が集中配置されている個所にはんだ付け用のフラックスを軽く塗布した後に、治具蓋の窓に半導体チップ10をパンプを下向けに挿入することによって半導体チップを実装場所に位置決めする。後はそのまま例えば連続加熱炉のコンベア上に乗せて、所定温度で接続パンプ20を配線導体の接続点51にはんだ付け接合すればよい。第1図(c)はこの実装後の状態を示すものである。接続パンプ20および模擬パンプ30のはんだの熔融時に両パンプの高さはほぼ均等に沈み、半導体チップ10は配線基板40に平行な正しい姿勢で実装される。

第2図および第3図は半導体チップ10に接続パンプ20と模擬パンプ30とを設ける要領を示すものである。半導体チップ10の基板1には集積回路の一部として例えば半導体層1aが作り込まれており、

その上にふつうは酸化珪素の絶縁膜 2 が設けられている。ふつうはアルミ膜である接続膜 3 は絶縁膜 2 に明けられた窓を介して半導体層 1a と導電接触する集積回路の回路要素間の接続用であり、その上に別の絶縁膜 4 が被着されている。集積回路と接続パンプ 20 との間の接続膜 5 は例えばチタンと銅とからなる 2 層の計 1 μ m 程度の厚みの膜であって、絶縁膜 4 の窓を介して一端が接続膜 3 と導電接触し他端上に接続パンプ 20 が設けられる。模擬パンプ 30 用の下地膜 6 も接続膜 5 と同構成とされ、接続膜 5 と同時にただし接続膜 3 とは関係なく作り込まれる。両はんだパンプ 20, 30 の作り方は従来からと同じで、接続膜 5 および下地膜 6 を覆う保護膜 7 に明けた窓にめっき法等によりはんだを厚く付けた上で、いわゆるリフローにより軽く熔融させることにより、はんだのもつ表面張力によって図示のように先端に丸みをもつはんだパンプが形成される。

第 3 図は半導体チップ 10 に前述のように接続パッド 13 が設けられている場合に、接続パンプ 20 お

よび模擬パンプ30を設ける要領を示すものである。
この接続パッド13は前述のアルミの接続膜3と図示のように連続してそれと同時に半導体チップ10の周縁部に作り込まれ、ふつうはその上に保護膜7を設けてその窓を開口してボンディング用とするのであるが、本考案の場合は絶縁膜4をその上にかぶせて前と同様にその窓を介して接続膜5の一端を接続膜3と導電接触させる。この接続膜5の他端に接続パンプ20を設ける要領は前と同じである。模擬パンプ30も前と同じ要領で作り込めばよいが、図からわかるように接続パッド13用のスペースを利用してその上に設けることができる。

以上のようにして半導体チップに作り込まれる接続パンプ20は例えばその径が100 μm 、高さが50～100 μm の形状とされ、相互間のピッチを200 μm 程度に狭めて設けることができる。従って50個程度の接続パンプは半導体チップの中央部の1.5 mm角の方形内に作り込むことができる。模擬パンプ30もその形状は同じであり、ふつうは半導体チップの4隅に1個ずつ設けることでよいが、実装時

の半導体チップの沈み込みを防止したい場合には各隔に3個程度ずつ設けられる。

本考案による実装構造は例えばRAMなどのメモリチップを配線基板上に10個程度実装するに適し、実装密度を上げることにより配線基板のサイズを縮少し、これらの半導体チップを1回のはんだ付け工程で配線基板に実装することにより、実装作業の手間とコストを大幅に減少させることができる。

〔考案の効果〕

以上のように本考案によれば、集積回路用半導体チップをはんだバンプを介して配線基板の配線導体に接続すると同時に配線基板上に実装する構造として、半導体チップの中央部には配線導体に接続すべき複数個の接続バンプを集中配置して設けるとともに周縁部には模擬バンプを複数個分散配置して設け、配線基板には半導体チップ側の模擬バンプに対応して模擬接続点を設け、接続バンプを配線導体に模擬バンプを模擬接続点にそれぞれ対置した状態で接続バンプを配線導体に接合す

ることにより半導体チップを配線基板に接続かつ実装することにより、まず配線基板上に実装された半導体チップに使用中に掛かりうる熱応力を従来より大幅に減少させて、より大形のフリップチップをセラミック基板を用いる配線基板上に実装することを可能とし、あるいは接続バンプ数の余り多くない場合にはプラスチック基板を用いる配線基板上に実装することを可能にする。次に半導体チップ側に設けた模擬バンプと配線基板側に設けた模擬接続点とにより、はんだバンプを溶融して配線導体に接合する際に半導体チップに傾きが発生するおそれがなくなり、また模擬バンプ数を適宜に選ぶことにより接続バンプ数が少ない場合でも該溶融接合時の沈み込みの発生を有効に防止することができる。これにより、実装時の接続不良や配線導体の相互短絡などのトラブルの発生がなくなり、フリップチップを良好な姿勢でかつ確実な接続で配線基板に実装することができる。

このように本考案によれば、実装時のトラブルを防止しながら接続と実装とが同時に果されるフ

リップチップの利点を十分に生かすことができ、とくにメモリチップなどの大規模集積回路装置の配線基板への実装作業の手間とコストとを大幅に削減する上で著効を有する。

4. 図面の簡単な説明

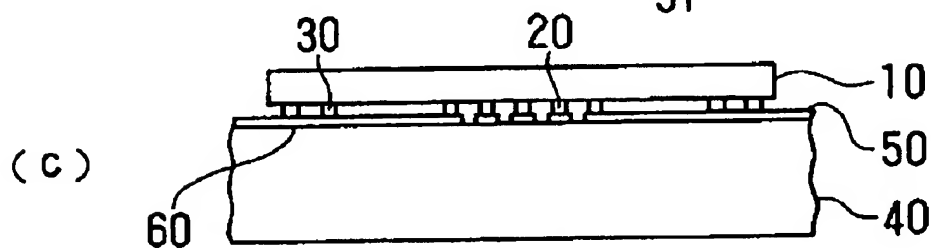
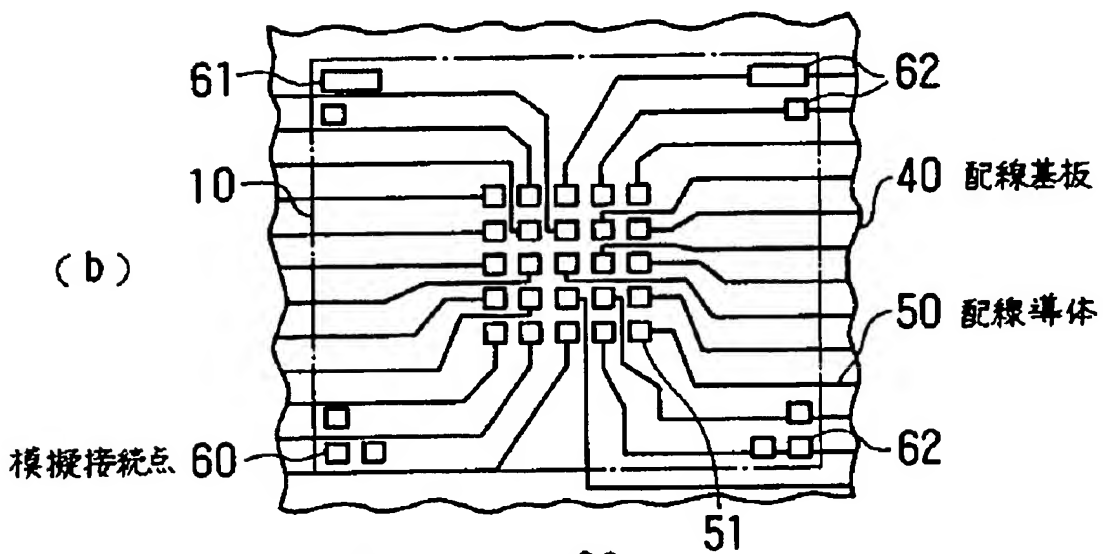
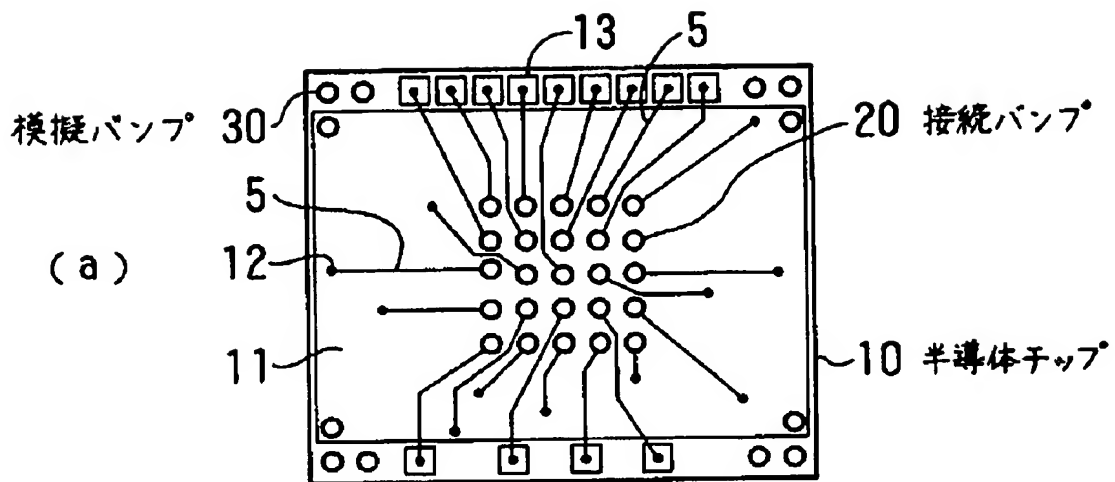
第1図から第3図までが本考案に関し、第1図は本考案による半導体集積回路チップの実装構造の一実施例における半導体チップと配線基板の平面図および半導体チップの実装後の状態を示す側面図、第2図および第3図は接続パンプと模擬パンプとのそれぞれ異なる態様を示す半導体チップの一部拡大断面図である。第4図は従来技術によるリップチップの実装の模様を示す模式図、第5図はパンプを半導体チップの中央部に集中配置した場合の実装の模式図、第6図および第7図は第5図の実装構造の場合に生じうる傾きと沈み込みの模様をそれぞれ示す模式図である。図において、

1 : 半導体チップの基板、2, 4 : 絶縁膜、3 : 集積回路の接続用接続膜、5 : 接続パンプ用接続

膜、6：模擬パンプ用下地膜、7：保護膜、10：半導体チップないしはフリップチップ、11：半導体チップの集積回路部分、12：集積回路の接続パンプとの接続点、13：接続パッド、20：接続パンプ、30：模擬パンプ、40：配線基板、50：配線導体、51：配線導体の接続パンプとの接続点、60, 61, 62：模擬接続点、D1：接続不良欠陥、D2：配線導体間短絡欠陥、 δ ：半導体チップと配線基板との間隔、L：熱応力の掛かる寸法、 θ ：半導体チップの傾き角度、W：半導体チップの重さ、である。

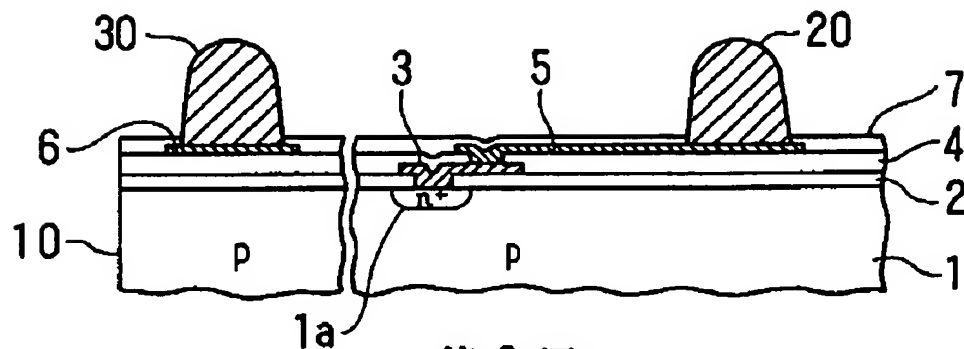
代理人弁理士 山口 巖



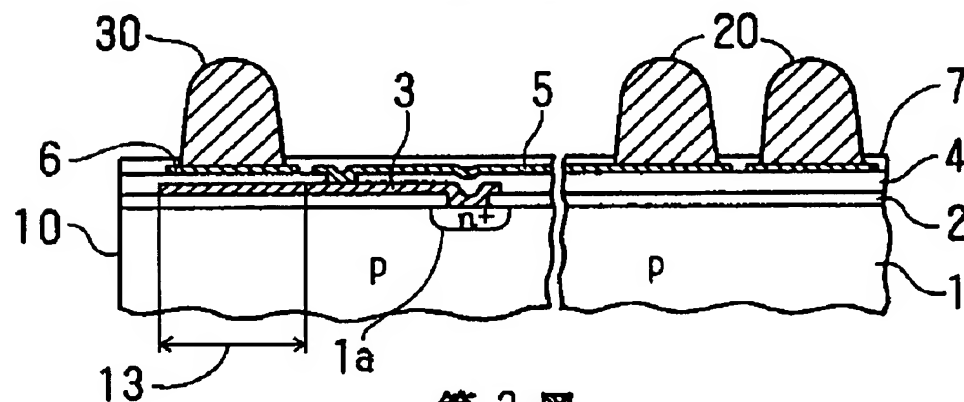


第 1 図

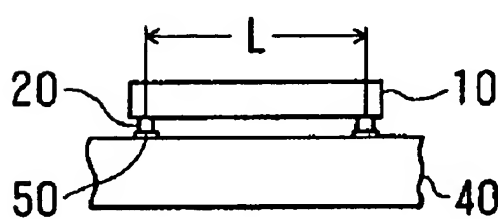
514
 実開 63-573
 特許庁長官 印



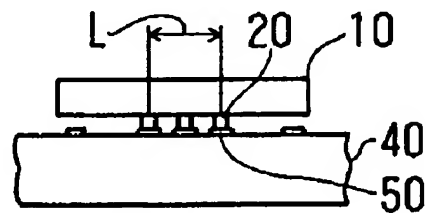
第 2 圖



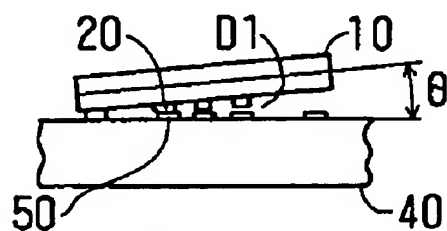
第 3 図



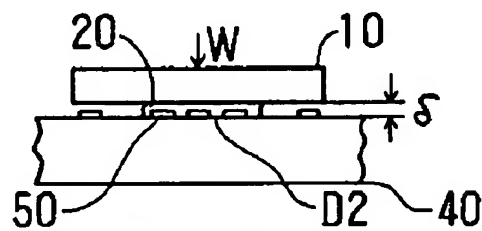
第 4 図



第 5 圖



第 6 図



第 7 圖